

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09213702 A

(43) Date of publication of application: 15.08.97

(51) Int. Cl

H01L 21/321 H01L 21/60 H01L 21/603

(21) Application number: 08039032

(22) Date of filing: 31.01.96

(71) Applicant:

SONY CORP

(72) Inventor:

NAKAMURA TOSHIFUMI OKUHORA AKIHIKO

(54) SEMICONDUCTOR DEVICE AND METHOD FOR MOUNTING THE SAME

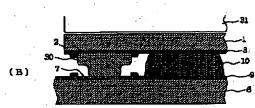
(57) Abstract:

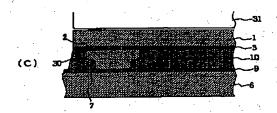
PROBLEM TO BE SOLVED: To improve the reliability and quality of mounting.

SOLUTION: Bumps 30 made of the alloy of gold and tin or made by coating tin with a gold ingot are formed on the respective electrodes of a semiconductor chip 1. Then, gold and tin or alloy made from gold and tin are supplied to respective joint parts between the semiconductor chip 1 and the printed wiring board 6. The semiconductor chip 1 is positioned and mounted on the printed wiring board 6 to which the prescribed quantity of sealing resin material 10 is previously supplied. Then, the semiconductor chip 1 is pressed on the printed wiring board 6 with prescribed pressure and the junction parts between the semiconductor chip 1 and the printed wiring board 6 are heated. Consequently, the reliability and quality of mounting improve.

COPYRIGHT: (C)1997,JPO







(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平9-213702

(43)公開日 平成9年(1997)8月15日

| (51) Int.Cl.* | 識別記号 | 庁内整理番号 | F I | | | 技術表示箇所 |
|---------------|------|--------|------|--------|----------|--------|
| HO1L 21/321 | | | H01L | 21/92 | 602E | ٠., |
| 21/60 | 311 | | | 21/60 | 311S | |
| 21/603 | | | | 21/603 | B | |
| | | | | 21/92 | 603B | |
| | | | | | | • |

審査請求 未請求 請求項の数4 FD (全 8 頁)

| (21)出願番号 | 特膜平8 -39032 | (71)出顧人 | 000002185 |
|----------|--------------------|---------|----------------------|
| • | | | ソニー株式会社 |
| (22)出顧日 | 平成8年(1996)1月31日 | | 東京都品川区北品川 6 丁目 7番35号 |
| • | | (72)発明者 | 中村 利文 |
| | | | 東京都品川区北品川6丁目7番35号ソニー |
| | | | 株式会社内 |
| | · | (72)発明者 | 奥洞 明彦 |
| | | | 東京都品川区北品川6丁目7番35号ソニー |
| | | | 株式会社内 |
| | | (74)代理人 | 弁理士 田辺 恵基 |

(54) 【発明の名称】 半導体装置及び半導体装置の実装方法

(57)【要約】

[課題] 実装の信頼性及び品質を向上させ得る半導体装置及び半導体装置の実装方法を実現し難かつた。

【解決手段】半導体チツブの各電極上に、それぞれ金及び錫の合金、又は金塊に錫が被膜されてなるパンプを形成するようにして半導体装置を構成するようにしたことにより、実装の信頼性及び品質を向上させ得る半導体装置を実現できる。また半導体チツブ及びブリント配線基板の各接合部位間に金及び錫、又は金及び錫からなる合金を供給した後、半導体チツブをブリント配線基板上に位置決めしてマウントすると共に、この後半導体チツブをブリント配線基板に所定圧力で押しつけながら半導体チツブ及びブリント配線基板間の接合部位を加熱するようにしたことにより、実装の信頼性及び品質を向上させ得る半導体装置の実装方法を実現できる。

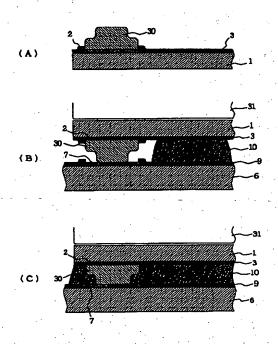


図1 第1実施例によるICチップの実装手順

1

【特許請求の範囲】

【請求項1】半導体チツブの各電極上にそれぞれ形成された、金及び錫の合金、又は金塊に錫が被膜されてなるバンブを具えることを特徴とする半導体装置。

【請求項2】上記合金は、上記錫の含有量が60~95 (%) の範囲でなるととを特徴とする請求項1に記載の 半導体装置。

【請求項3】半導体チツブ及びプリント配線基板の各接合部位間に金及び錫、又は金及び錫からなる合金を供給すると共に、上記半導体チツブを上記プリント配線基板 10上に位置決めしてマウントする第1の工程と、

上記半導体チップを上記ブリント配線基板に所定圧力で 押しつけながら上記半導体チップ及び上記ブリント配線 基板間の接合部位を加熱する第2の工程とを具えること を特徴とする半導体装置の実装方法。

【請求項4】上記合金は、上記錫の含有量が60~95 (%)の範囲でなることを特徴とする請求項3に記載の 半導体装置の実装方法。

【発明の詳細な説明】

[0001]

[目次] 以下の順序で本発明を説明する。

発明の属する技術分野

従来の技術(図6)

発明が解決しようとする課題(図7)

課題を解決するための手段(図1~図7)

発明の実施の形態(図1~図7)

発明の効果

[0002]

【発明の属する技術分野】本発明は半導体装置及び半導体装置の実装方法に関し、例えばフリップチップに適用 30 して好適なものである。

[0003]

【従来の技術】従来、ICチツブ(半導体チツブ)をブリント配線基板上に実装する実装法の1つとしてフリツブチツブ実装法があり、通常、この種の実装法を用いた実装作業は、図6(A)~(C)に示す以下の手順により行われている。すなわち、まず図6(A)に示すように、ICチツブ1の一面上に各A1電極(以下、これをパツドと呼ぶ)2を避けて絶縁材からなるオーバーコート膜3を形成する。

【0004】次いでこの1-Cチツブ1の各パツド2上に、スパツタリング等の手法を用いてCr、Cu及びAu等を順次積層することによりBLM層4をそれぞれ形成し、この後これら各BLM層4上にそれぞれ高融点のはんだ(例えば組成が鉛90〔%〕、錫10〔%〕)からなるパンプ5を形成する。またこのとき図6(B)に示すように、プリント配線基板6の対応する各電極(以下、これをランドと呼ぶ)7上に、印刷法等により低融点の共晶はんだからなるはんだブリコート層8を形成しておく。なお9はオーバーコート膜を示す。

【0005】次いでとのブリント配線基板6の各ランド7上及びその各周辺部上に、はんだのぬれ性向上及び酸化防止等を目的としてフラツクス(図示せず)を塗布し、この後【Cチツブ】をフリント配線基板6上に位置決めしてマウントすることにより、【Cチツブ】の各パッド2をそれぞれバンプ5を介してブリント配線基板6の対応するランド7と当接させる。

【0006】さらにこの後このICチツブ1がマウントされてなるブリント配線基板6をリフロー炉に投入することによりICチツブ1の各バンプ5及び又はプリント配線基板6の各はんだブリコート層7を加熱溶融させ、かくして図6(C)のようにICチツブ1の各バンプ5をそれぞれブリント配線基板6の対応するランド7と接合する。

【0007】さらにこの後、ブリント配線基板6及びICチツブ1の接合部の熱応力による破損の防止等を目的として、ICチツブ1及びブリント配線基板6間にエポキシ樹脂材等の封止樹脂材10を充填する。これによりICチツブ1をブリント配線基板6上の所定位置に所定び機に実装することができる。このようなフリップチツブ実装法は、上述のようにICチツブ1をベアで実装することから高密度実装に対応し得る利点があり、このため近年では広く用いられている。

[0008]

40

【発明が解決しようとする課題】ところが、実際上このようなフリップチップ実装法を用いた I C チップ 1 の実装作業では、 I C チップ 1 の各パッド 2 をそれぞれブリント配線基板 6 の対応するランド 7 に接合した後、当該 I C チップ 1 及びブリント配線基板 6 間のフラックスを洗浄除去する必要があり、このため生産性が悪い問題があつた。

【0009】またフリツブチツブ実装法を用いたICチツブ1の実装作業では、フラツクスの洗浄工程後に使用したフラツクスが残存したすると、この後の封止工程(図6(C))において封止樹脂材10と、ICチツブ1及びブリント配線基板6との間の密着性が劣化するため、ICチツブ1及びブリント配線基板6間の熱膨張の違いを封止樹脂材10が吸収しきれずにICチツブ1とブリント配線基板6との接合部に破損が生じたり、封止樹脂材10とICチツブ1又はブリント配線基板6との間の隙間から水分が進入してICチツブ1とブリント配線基板6との接合部が酸化するなどの悪影響を及ぼすおそれがあるなど、実装の品質及び信頼性にばらつきが生じ易い問題があつた。

【0010】さらにフリツブチツブ実装法によるICチップ1の実装作業では、ICチツブ1及びブリント配線基板6間の熱膨張係数の違いに起因するICチツブ1及びブリント配線基板6間の接合部の破損を防止し得るようにするためには、当該接合部の高さ(すなわちバンブ50 5の直径)として80~100 [μm] 程度は必要とされて

いる。

【0011】従つて上述のような従来のフリップチップ 実装法を用いた | Cチツブ | の実装作業は、 | Cチツブ 1の各パッド2上に形成するパンプ5の直径を80~100 (μm)以下にすることができず、このためパツド間隔 がフアイピッチな [Cチップ] にフリップチップ実装法 を適用し得ない問題があつた。

【0012】かかる問題を解決するため、近年では、 [Cチップ1を異方性導電膜を介してプリント配線基板6 上に実装する方法や、金バンプを用いてICチツブ1を 10 メカニカルにプリント配線基板上に実装する方法が提案 され、実現されている。実際上、ICチツブ1を金バン プを用いてプリント配線基板6上に実装する方法では、 図6(A)~(C)との対応部分に同一符号を付した図 7 (A) ~ (C) に示すように、まず I C チップ 1 の各 パッド2上にはんだに代えて金(Au)材を用いてバン プ20を形成する。

【0013】次いでプリント配線基板6の【Cチツプ】 と対向する領域内に封止樹脂材10を供給し、ICチツ プ1をこのプリント配線基板6上に位置決めしてマウン 20 トする。さらにこの I Cチップ 1 を所定温度に加熱され た実装装置のヘッドを用いてプリント配線基板6に押し つけることにより、ICチツブ1の各パンプ20をブリ ント配線基板6の対応するランド7にそれぞれ圧接させ ると共に、封止樹脂材10を10チツブ1及びプリント 配線基板6間に押し広めながら加熱した後、ICチツブ 1から上述のヘッドを取り除く。

【0014】との結果【Cチップ】及びブリント配線基 板6間の封止樹脂材10が徐々に冷却固化して収縮し、 各バンプ20がそれぞれプリント配線基板6の対応する 30 ランド7に圧接した状態にICチップ1が保持されるC とにより、【Cチツブ1がブリント配線基板6上に実装

【0015】 このような実装方法によると、上述のよう にフラックスを用いず、従つてフラックスの洗浄工程を 必要としない分、工程を簡略化し得ると共に、実装の品 質及び信頼性にばらつきが生じ難い利点がある。しかし ながらこのような金パンプを用いる実装方法や、上述の ような異方性導電膜を用いる実装方法では、経時変化が 大きく、信頼性に欠けるため、問題の解決策としては未 40 だ不十分であつた。

【0016】本発明は以上の点を考慮してなされたもの で、実装の信頼性及び品質を向上させ得る半導体装置及 び半導体装置の実装方法を提案しようとするものであ

[0017]

【課題を解決するための手段】かかる課題を解決するた め第1の発明においては、半導体チツブの各電極上に、 それぞれ金及び錫の合金、又は金塊に錫が被膜されてな

うにした。また第2の発明においては、半導体チツブ及 びプリント配線基板の各接合部位間に金及び錫、又は金 及び錫からなる合金を供給した後、半導体チップをブリ ント配線基板上に位置決めしてマウントすると共に、と の後半導体チップをブリント配線基板に所定圧力で押し つけながら半導体チップ及びプリント配線基板間の接合 部位を加熱するようにした。

【0018】この場合第1の発明においては、かくして 得られる半導体装置をフラツクスを用いることなくプリ ント配線基板上に実装することができる。

【0019】また第2の発明においても、このようにす ることによつてフラックスを必要とせずに半導体チップ をブリント配線基板上に実装することができる。 [0020]

【発明の実施の形態】以下図面について、本発明の一実 施例を詳述する。

【0021】(1)第1実施例

図6(A)~(C)との対応部分に同一符号を付して示 す図1(A)~(D)は、第1実施例によるICチップ の実装手順を示すものであり、まず図1(A)のよう に、ICチップ1の各パッド2上にそれぞれAu(金) -Sn(錫)合金からなるバンプ30をめつき法又はワ イヤボンディング法により形成する。この場合バンプ3 0を形成するAu-Sn合金の錫の含有量としては、図 2からも明らかなように、最も低い温度(217 (℃)) で共晶となるように90 [%] 程度に選定するようにす

【0022】次いでとのICチップ1を、図1(B)に 示すように、各バンプ2がそれぞれブリント配線基板6 の対応するランド7とそれぞれ対向するように位置決め し、フエースダウン方式により当該プリント配線基板6 上にマウントする。この際このプリント配線基板6上に は、当該ブリント配線基板6及びICチップ1により挟 み込み得るように封止樹脂材10を予め供給しておく。 【0023】次いでとの【Cチツブ1に210~350 [℃] 程度に加熱されたツール31(例えば実装装置の ヘッド)を押し当てることにより、【Cチップ】のパッ ド2当たり0~数十〔g〕程度の圧力で各バンプ30を 加圧すると共に加熱する。 これにより ICチップ 1 の各 バンプ5を溶融させることができ、かくして当該 I C チ ツブ1の各パツド2をそれぞれブリント配線基板6の対 応するランド7とバンプ30を介して接合させ得ると共 に、当該ICチップ1を封止樹脂材10により封止する ことができる。

【0024】以上の構成において、この実施例では、I Cチツブ1の各パツド7上に錫の含有量が90(%)程度 のAu-Sn合金を用いてバンプ30をそれぞれ形成す ると共に、とのICチツブlをプリント配線基板6上に 位置決めしてマウントした後、当該【Cチップ】を210 るバンブを形成するようにして半導体装置を構成するよ 50 ~350 〔℃〕程度に加熱したツール31を用いてバンブ

30当たり0~数十〔g〕程度の圧力でプリント配線基板6に押しつけることによりICチツブ1の各バンブ30を溶融させ、かくしてICチツブ1をプリント配線基板6上に実装する。

【0025】 この場合との実施例では、上述のように I Cチップ1の各パッド2上に形成するバンブ30の素材 として錫の含有量が90 [%] 程度のAu-Sn合金を用いているため、これら各パンブ30がそれぞれプリント 配線基板6の対応するランド7と圧接ではなく、確実に接合される。

【0026】従つてこの実施例の実装方法を用いることによつて、図6(A)~(C)において上述したようにバンブ材として金を用い、ICチップ1を、封止樹脂材10が冷却固化する際の収縮を利用して各バンプ20がプリント配線基板6の対応するランド7と圧接した状態に保持するようにして実装する場合に比べて経時変化が少なく、また信頼性高くICチップ1をブリント配線基板6上に実装することができる。

【0027】またこの実施例の実装法では、ICチツブ 1のパンプ材としてAu-Sn合金を用い、かくして形 20 成されるICチツブ1の各パンプ30をそれぞれプリン ト配線基板6の対応するランド7と加熱及び加圧により 接合するようにしているためにフラツクスを必要としない。

【0028】従つてこの実施例の実装法を用いることに よつて、フラツクスの洗浄工程を必要としない分、洗剤 の残存に起因する封止樹脂材10とICチップ1及びブ リント配線基板6との密着性の劣化が生じることがな く、その分より髙品質で信頼性が高くICチツブ1をブ リント配線基板6上に実装することができる。またフラ 30 ツクスの洗浄工程を必要としない分、工程を簡略化させ 得ると共に生産性を向上させることができ、かくして低 い設備投資で安価にかつ短い生産リードタイムでICチ ップ1の実装作業を行い得るようにすることができる。 【0029】さらにこの実施例では、【Cチップ】のバ ンプ材としてはんだに比べて熱応力に強いAu-Sn合 金を用いているため、バンプ30の高さをバンブ材とし てはんだを用いた場合に比べて低くすることができ、そ の分よりフアインピツチな ICチツブ 1 に対応すること ができる。なおとの実施例の実装法では、鉛を使用せず 40 に「Cチップ1をプリント配線基板6上に実装すること ができるため、クリーンな接合を行うことができる利点 もある。

【0030】以上の構成によれば、【Cチップ1の各パッド2上に錫の含有量が90【%】程度のAu-Sn合金を用いてパンプ30をそれぞれ形成すると共に、この【Cチップ1をブリント配線基板6上に位置決めしてマウントした後、当該【Cチップ1を加熱したツール31を用いてパッド当たり0〜数十〔g】程度の圧力でプリント配線基板6に押しつけるようにして【Cチップ1をブ 50

リント配線基板6上に実装するようにしたことにより、、1Cチツブ1の各バンブ30をそれぞれブリント配線基板6の対応するランド7にフラツクスを用いることなく確実に接合することができ、かくして1Cチツブ1を高品質にかつ信頼性高くブリント配線基板6上に実装することができる。

【0031】(2)第2実施例

図1(A)~(C)との対応部分に同一符号を付して示す図3(A)~(C)は、第2実施例によるICチップの実装手順を示すものであり、ICチップ1の各バッド2上にそれぞれ形成するバンプ34の形成工程を除いて第1実施例と同様の手順で行う。

【0032】すなわちこの実施例の場合、図3(A)に示すように、ICチップ1の各パッド2上にめつき法又はワイヤーボンデイング法により金塊32を形成した後、当該金塊32の表面上にめつき法等により錫からなる錫層33を積層形成するようにしてバンプ34を形成する。次いで図3(B)に示すように、このICチップ1を位置決めしてブリント配線基板6上にマウントし、この後当該ICチップ1を、210~350【℃】程度に加熱されたツール31を用いて所定圧力でブリント配線基板6に押しつけることによりICチップ1の各バンプ34を加圧し、加熱する。

【0033】 この結果 I C チップ1の各バンプ34では、金塊32を形成する金が鍋層33へ急速に拡散し、融点217 【℃】の低温共晶組成が次々に反応し、かくして形成された溶融した低温共晶組成物(錫の含有量が90 〔%〕のAu - Sn合金)がバンプ34の外に流れ出す。これにより図3(C)に示すように、I C チップ1の各バンプ34とブリント配線基板6の対応するランド7との接合部に金の含有量が60~90 [%〕のAu - Sn合金層35が形成され、かくして I C チップ1の各パッド2がブリント配線基板6の対応するランド7とそれぞれ金塊34及びAu - Sn合金層35を順次介して接合される。

【0034】またこのとき封止樹脂材10は、第1実施例と同様、ICチツブ1及びブリント配線基板6間に広がる。かくしてICチツブ1をブリント配線基板6上に封止樹脂材10により封止された状態に実装することができる。

【0035】以上の構成によれば、ICチップ1の各パッド2上に金塊32の表面に錫層33が形成されてなるパンプ34をそれぞれ形成すると共に、このICチップ1をプリント配線基板6上に位置決めしてマウントした後、当該ICチップ1を加熱したツール31によりパッド当たり0~数十〔g〕程度の圧力でプリント配線基板6に押しつけるようにしてICチップ1をプリント配線基板6上に実装するようにしたことにより、第1実施例と同様、ICチップ1の各パンプ34をそれぞれプリント配線基板6の対応するランド7にフラックスを用いる

ことなく確実に接合することができ、かくして「Cチツ プ1及びプリント配線基板6間を髙品質にかつ信頼性髙 く接合することができる。

[0036] (3)第3実施例

図1(A)~(C)との対応部分に同一符号を付して示 す図4(A)~(C)は、第3実施例によるICチツブ の実装手順を示すものであり、ICチツブ1の各パツド 2の表面に代えてブリント配線基板6の対応する各ラン ド7上に錫を供給する点を除いて第2実施例と同様の手

[0037] 実際上との実施例では、まず図4(A) に 示すように、ICチツブ1の各パツド2上にめつき法又 はワイヤーボンデイング法等を用いて金塊40を形成す ると共に、図4(B)に示すように、プリント配線基板 6の対応するランド上にめつき法等により銭からなる銭 層41を形成する(錫を皮膜する)。次いでICチツブ 1をブリント配線基板6上に位置決めマウントし、との 後この【Cチツプ】を、210~350 【℃】程度に加熱さ れたツール31を用いてプリント配線基板6上にパツド 当たり0~数十〔g〕程度の圧力で押し当てることによ 20 り、[Cチツプ1及びプリント配線基板6の接合部を加 熱及び加圧する。

【0038】この結果第2実施例と同様に、特に【Cチ ツブ1の各パンプ40の先端部に錫の含有量が60~90 [%] のAu-Sn合金でなるAu-Sn合金層43が 生成され、当該Au-Sn合金層43を介してICチツ プ1の各バンプ40がそれぞれプリント配線基板6の対 応するランド7と接合される。これにより I C チツプ1 をブリント配線基板6上に実装することができる。

【0039】以上の構成によれば、ICチップ1の各パ 30 ッド2上に金材でなるパンプ40を形成すると共に、ブ リント配線基板6の対応する各ランド7上に錫を被着し た後、ICチップ1をブリント配線基板6上に位置決め してマウントし、この後ICチップ1を加熱したツール 31によりパツド当たり0~数十〔g〕程度の圧力でブ リント配線基板6に押しつけるようにしたことにより、 第2実施例と同様、ICチップ1の各パンプ40をそれ ぞれプリント配線基板6の対応するランド7にフラック スを用いることなく確実に接合することができ、かくし て【Cチツブ】及びプリント配線基板6間を髙品質にか 40 つ信頼性高く接合することができる。

【0040】(4)他の実施例

なお上述の第1~第3実施例においては、1Cチツブ1 をプリント配線基板3上に実装する際、 I C チップ1及 びプリント配線基板6間に位置するように予め封止樹脂 材10をブリント配線基板6上に供給しておくようにし た場合について述べたが、本発明はこれに限らず、ブリ ント配線基板6上に予め封止樹脂材10を供給せずに、 1Cチップ1の各パッド2を当該プリント配線基板6の 対応するランド7と接合した後、例えば毛細管現象を利 50 ツール31(例えば実装装置のヘツド)を押し当てるこ

用してICチップ1とプリント配線基板6との間に封止 樹脂材10を供給することにより当該ICチップ1を封 止するようにしても良い。

【0041】また上述の第1~第3実施例においては、 封止樹脂材10としてエポキシ樹脂を適用するようにし た場合について述べたが、本発明はこれに限らず、この 他種々の封止樹脂材を適用できる。さらに上述の実施例 においては、本発明をICチップ1をブリント配線基板 6上に実装する場合に適用するようにした場合について 述べたが、本発明はこれに限らず、例えばMCM(Mult i-Chip Module)の作製に適用するようにしても良い。 【0042】実際上図5は、本発明を適用して作製され たMCM50を示すものであり、配線基板51の一面上 に、コンデンサ及び抵抗等の電子素子52がそれぞれ位 置決めマウントされると共に、複数のICチップ1が本 発明の第1~第3実施例のいずれかの実装法により実装 され、かつ配線基板51の他面にはんだからなるバンプ 53が配設されている。

【0043】従つてこのMCM50においては、IC以 外の部品はマザーボード (プリント配線基板)上の所定 位置に位置決めマウントした後、リフロー炉に投入する ことによつて実装され、ICチップは上述の方法で実装 することができる51間のリフロー工程とを一括して行 うことができる。

【0044】さらに上述の第1実施例においては、IC チップ1の各パッド2上にAu-Sn合金でなるパンプ 30を形成し、第2実施例においては、ICチツブ1の 各パッド2上に金塊32の表面に錫が皮膜されてなるパ ンプ34を形成し、第3実施例においては、ICチツブ 1の各パツド2上に金塊40を形成すると共にプリント 配線基板6の各ランド7を錫で皮膜するようにした場合 について述べたが、本発明はこれに限らず、要は、IC チップ1及びプリント配線基板6の各接合部位(ICチ ツブ1においてはパツド2、ブリント配線基板6におい てはランド7)間に金及び錫、又は金及び錫からなる合 金を供給することができるのであれば、 I C チップ1及 びプリント配線基板6の各接合部位間に金及び錫、又は 金及び錫からなる合金を供給する方法としてはこの他種 々の方法を適用することができる。

【0045】さらに上述の第1実施例においては、10 チツブ1のパンプ材として、錫の含有量が90 (%)のA u-Sn合金を適用するようにした場合について述べた が、本発明はこれに限らず、錫の含有量が60~95 [%] 程度のAu-Sn合金を適用するようにしても良く、こ のようにしてもほぼ第1実施例と同様の効果を得ること ができる。

【0046】さらに上述の第1~第3実施例において は、ICチツブ1をプリント配線基板6上に位置決めし てマウントした後、210~350 (℃)程度に加熱された 9

とにより、「Cチツブ1のバツド2当たり0〜数十 〔8〕程度の圧力で各バンブ30、34、40を加圧すると共に加熱するようにした場合について述べたが、本 発明はこれに限らず、「Cチツブ1の各バンブ30、3 4、40を加熱する加熱手段及び「Cチツブ1の各バン ブ30、34、40を加圧する加圧手段としては、この 他種々の一体又は別体の加熱手段及び加圧手段を適用できる

[0047]

【発明の効果】上述のように第1の発明によれば、半導 10 体チツブの各電極上に、それぞれ金及び錫の合金、又は 金塊に錫が被膜されてなるバンブを形成するようにして 半導体装置を構成するようにしたことにより、かくして 得られる半導体装置をフラツクスを用いることなくブリント配線基板上に実装することができ、かくして実装の 信頼性及び品質を向上させ得る半導体装置を実現できる。

【0048】また第2の発明によれば、半導体チツブ及びブリント配線基板の各接合部位間に金及び錫、又は金及び錫からなる合金を供給した後、半導体チップをブリント配線基板上に位置決めしてマウントすると共に、この後半導体チップをブリント配線基板に所定圧力で押しつけながら半導体チップ及びブリント配線基板間の接合部位を加熱するようにしたことにより、フラックスを必米

* 要とせずに半導体チップをプリント配線基板上に実装することができ、かくして実装の信頼性及び品質を向上させ得る半導体装置の実装方法を実現できる。

10

【図面の簡単な説明】

【図1】第1実施例による[Cチツブのブリント配線基板への実装手順を示す断面図である。

【図2】錫の含有量に対するAu-Sn合金の融点を示す特性曲線図である。

【図3】第2実施例による【Cチツブのブリント配線基 板への実装手順を示す断面図である。

【図4】第3実施例によるICチップのブリント配線基板への実装手順を示す断面図である。

【図5】他の実施例を示す斜視図である。

【図6】従来のICチップのブリント配線基板への実装手順を示す断面図である。

【図7】金パンプを用いた [C チップのブリント配線基板への実装手順を示す断面図である。

【符号の説明】

1 …… I C チップ、2 ……パッド、6 ……ブリント配線 基板、7 ……ランド、10 …… 封止樹脂材、30、3 4、40 ……バンブ、31 ……ツール、32 …… 金塊、 33、41 …… 錫層、35、43 …… A u ー S n 合金 層。

[図1]

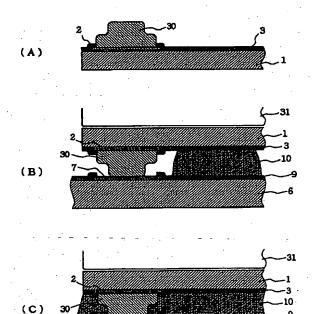


図1 第1実施例によるICチップの実装手順

【図2】

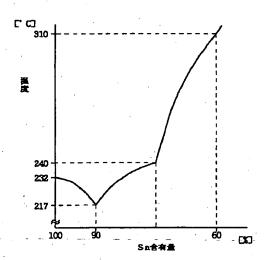


図2 Snの含有量に対するAu-Sn合金の融点

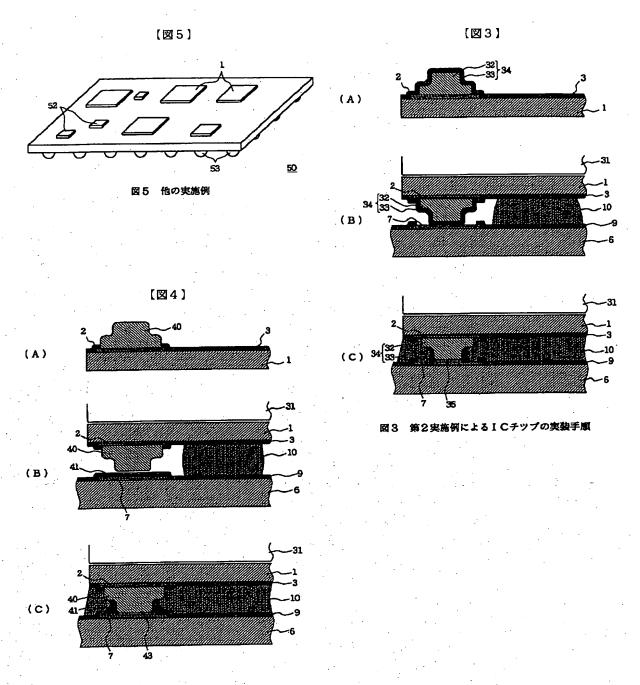


図4 第3実施例による1Cチップの実装手順

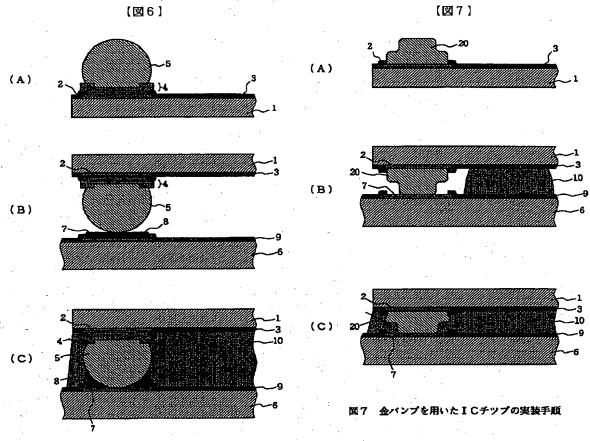


図6 従来のICチツブの実装手順